

P00920010173US1

Requested Patent: DE10000123A1

Title:

FIRM ADDRESSING FOR DEVICES ON A FIBRE CHANNEL ARBITRATED LOOP ;

Abstracted Patent: US6167463 ;

Publication Date: 2000-12-26 ;

Inventor(s): ARP RONALD K (US); BAIN JEFFREY J (US) ;

Applicant(s): HEWLETT PACKARD CO (US) ;

Application Number: US19990288408 19990408 ;

Priority Number(s): US19990288408 19990408 ;

IPC Classification: G06F3/00 ;

Equivalents: GB2350535, JP2000332804 (JP00332804)

ABSTRACT:

Devices for a Fibre Channel Arbitrated Loop are initially unconfigured, and during the first loop initialization, arbitrate as a soft addressed device. The chosen address is then stored in non-volatile memory. Once an address is stored in non-volatile memory, during subsequent loop initializations, the device arbitrates as a hard address device. Because the address was chosen during a standard Fibre Channel Loop Initialization Process, the risk of future hard address conflicts is greatly reduced. Preferably, however, firm addresses may be erased by operator control, or by system command. Firm addressing provides the fixed address benefits of hard addressing, but substantially reduces the risk of hard address conflicts, while remaining compatible with the ANSI standards for Fibre Channel.

BEST AVAILABLE COPY



⑬ **BUNDESREPUBLIK  
DEUTSCHLAND**



**DEUTSCHES  
PATENT- UND  
MARKENAMT**

⑫ **Offenlegungsschrift**  
⑩ **DE 100 00 123 A 1**

⑤ Int. Cl. 7:  
**G 06 F 13/00**

⑲ Aktenzeichen: 100 00 123.8  
⑳ Anmeldetag: 4. 1. 2000  
㉑ Offenlegungstag: 19. 10. 2000

**DE 100 00 123 A 1**

⑳ Unionspriorität: 288408                      08. 04. 1999    US	㉒ Erfinder: Arp, Ronald K., Greeley, Col., US; Bain, Jeffrey J., Greeley, Col., US
㉓ Anmelder: Hewlett-Packard Co. (n.d.Ges.d.Staates Delaware), Palo Alto, Calif., US	
㉔ Vertreter: Schoppe, Zimmermann & Stöckeler, 81479 München	

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ **Feste Adressierung für Elemente in einer Faserkanal-Entscheidungsschleife**

⑤⑦ Elemente für eine Faserkanal-Entscheidungsschleife sind anfangs unkonfiguriert und während der ersten Schleifeninitialisierung wird entschieden, daß das Element ein softwareadressiertes Element ist. Die gewählte Adresse wird dann in einem nicht-flüchtigen Speicher gespeichert. Sobald während nachfolgender Schleifeninitialisierungen eine Adresse in einem nicht-flüchtigen Speicher gespeichert ist, wird entschieden, daß das Element ein Hardwareadressen-Element ist. Da die Adresse während eines Standard-Faserkanalschleifeninitialisierungs-Prozesses ausgewählt wurde, ist das Risiko von zukünftigen Hardwareadressen-Konflikten stark reduziert. Jedoch könne vorzugsweise feste Adressen durch eine Betreibersteuerung oder durch einen Systembefehl gelöscht werden. Feste Adressierung liefert die Vorteile einer festen Adresse wie bei der Hardwareadressierung, aber reduziert im wesentlichen das Risiko von Hardwareadressen-Konflikten, während dasselbe kompatibel mit den ANSI-Standards für einen Faserkanal bleibt.

**DE 100 00 123 A 1**

Diese Erfindung bezieht sich im allgemeinen auf Computersysteme und spezieller auf Computersysteme, die unter Verwendung eines Faserkanals verbunden sind.

Computerprozessoren und Peripheriegeräte kommunizieren über interne Bussysteme oder Kanäle über lokale Schnittstellen, wie beispielsweise die SCSI-Schnittstelle (Small Computer System Interface = Kleincomputer-Systemschnittstelle) und über längere Strecken über Netze bzw. Netzwerke. Ein Standard-Verbindungssystem für ein Gebäude oder ein Universitätsgelände ist der Fibre Channel (ANSI X3T11), der im folgenden als Faserkanal bezeichnet wird. Die meisten Verbindungssysteme für Computersysteme sind in der Gesamtanzahl der Elemente und der gesamten Verbindungslänge begrenzt. Zum Beispiel ist die SCSI-Schnittstelle auf 16 verbundene Elemente mit einer maximalen gesamten Strecke von 26 Metern begrenzt. Im Gegensatz hierzu können Faserkanäle 2<sup>24</sup> (ungefähr 17 Millionen) Elemente ("Knoten") mit einer maximalen Strecke von 10 km zwischen den Knoten unterstützen. Der Faserkanal unterstützt eine Matrixverbindung, die als Gewebe bezeichnet wird. Der Faserkanal unterstützt ferner eine Schleifen-topologie, die Fibre Channel Arbitrated Loop (FC-AL) genannt wird und im folgenden als Faserkanal-Entscheidungs-schleife bezeichnet wird, die bis zu 127 Knoten mit einer maximalen Strecke von 10 km zwischen den Knoten unterstützt. Gewebe und Schleifen können nebeneinander existieren. Insbesondere kann ein Element, das innerhalb einer Faserkanal-Entscheidungs-schleife logisch verbunden ist, ferner ein Tor zu einem Gewebe sein.

Im allgemeinen erfordert eine Verbindung der Elemente in einem Computersystem, daß jedes verbundene Element eine Art einzigartige elektronische Adresse oder Identifikation aufweist. Bei einigen Verbindungssystemen wird die Elementidentifikation durch Schalter oder Kabel bestimmt und kann nicht elektronisch geändert werden (beim Faserkanal als Hardwareadressierung bezeichnet). Zum Beispiel kann bei Personalcomputern die Identifikation eines Diskettenlaufwerks durch ein Setzen von Schaltern in dem Laufwerk bestimmt werden oder die Identifikation kann dadurch bestimmt werden, welcher Verbinder verwendet wird, um das Laufwerk anzuschließen. Bei anderen Verbindungssystemen können Elemente automatisch elektronisch konfiguriert werden, jedesmal wenn Systemleistung angelegt wird oder jedesmal, wenn das System rückgesetzt wird (beim Faserkanal als Softwareadressierung bezeichnet). Für eine automatische Konfiguration kann die zugewiesene Identifikation geändert werden, falls ein Element hinzugefügt oder gelöscht wird. Zum Beispiel wird bei Intel-kompatiblen Personalcomputern eine Industriespezifizierung für automatisch konfigurierende Ein-/Ausgabe-Schaltungsplatinen (I/O-Schaltungsplatinen; I/O = Input/Output) der Plug-and-Play-ISA-Standard (Plug-and-Play = Einstecken und Benutzen) genannt. Bei Plug-and-Play-ISA-Standards weist jede compatible Platine einen einzigartigen Identifizierer auf, der einen Verkäuferidentifizierer und eine Seriennummer aufweist. Während der Systeminitialisierung durchläuft der Hostcomputer einen Prozeß der Eliminierung, der auf den einzigartigen Platinenidentifizierern basiert, um jede Platine zu isolieren, und der Hostcomputer weist dann jeder Platine eine logische Elementnummer zu. Historisch verwendet die SCSI-Schnittstelle eine Hardwareadressierung. Eine Industrie-gruppe hat ein Autokonfigurationsprotokoll für die SCSI-Schnittstelle, das SCSI Configured AutoMagically (SCAM) genannt wird, vorgeschlagen. Das SCAM-Protokoll wurde jedoch noch nicht universell angenommen und noch sind nicht-normgemäße, verbliebene Elemente im Ge-

brauch.

Die Hardwareadressierung ist für ein Vereinfachen einer Wechselwirkung zwischen Betriebssystemen und Peripheriegeräten nützlich. Zum Beispiel kann ein existierendes Betriebssystem, dessen Software für SCSI-Systeme entworfen ist, eine spezielle, eingebaute Adresse für ein Boot-Element aufweisen. Alternativ kann man einen Computer betrachten, der anfangs von einer Software auf einer entfernbaren Kompaktdisk (CD) startet. Nach dem Laden kann es für den Computer wünschenswert sein, nach einer Festplatte zu suchen und die Schleifenadresse der Festplatte derart zuzuweisen, daß dieselbe das permanente Boot-Element ist. Falls die Festplatte eine Hardwareadressierung aufweist, kann die Schleifenadresse des Boot-Elements konstant für den Computer bleiben. Jedoch müssen Konflikte bei den Hardwareadressen typischerweise durch ein menschliches Eingreifen gelöst werden. Das bedeutet, daß jemand die Elemente, die im Konflikt liegen, finden muß und mindestens eine Adresse physisch ändern muß. Bei Personalcomputern und bei SCSI-Systemen mit einem Maximum von 16 Elementen ist das Finden der Adressen, die im Konflikt liegen, praktikierbar. Bei dem Faserkanal, bei dem Knoten über einem Universitätsgelände verstreut sind, ist das Finden der Hardwareadressen, die im Konflikt liegen, unpraktisch.

Faserkanal-Adressenzuweisungen werden automatisch bestimmt. Zu jeder Zeit können Knoten hinzugefügt oder gelöscht werden. Wenn Knoten verbunden werden, loggen sich Elemente automatisch ein und tauschen Betriebsparameter mit einem elektronischen Matricelement (Schalter genannt) oder mit anderen Knoten, falls kein Schalter existiert, aus.

Faserkanal-Entscheidungs-schleifen unterstützen sowohl eine Hardware- als auch eine Softwareadressierung. Falls ein Adressenkonflikt unter den Hardwareadressen existiert, wird ein im Konflikt liegendes Element entweder nicht an der Schleife teilnehmen können und folglich nicht betriebsbereit sein, oder das Element, das im Konflikt liegt, wird zu der Softwareadressierung zurückkehren und eine andere Adresse wählen. Daher ist die Hardwareadressierung effektiv auf die Situation begrenzt, bei der die Person, die ein Element installiert, die Adresse von bis zu 126 anderen Elementen, die installiert werden sollen (oder bereits installiert sind), in dem System kennt. Es besteht ein Bedarf nach Hardwareadressen in Faserkanal-Entscheidungs-schleifen-Systemen mit einem verringerten Risiko von Hardware-adressenkonflikten.

Die Aufgabe der vorliegenden Erfindung besteht darin ein Verfahren zum Bestimmen einer Adresse für ein Element auf einer Faserkanal-Entscheidungs-schleife zu schaffen.

Diese Aufgabe wird durch ein Verfahren gemäß Anspruch 1 gelöst.

Elemente gemäß der Erfindung sind anfänglich unkonfiguriert. Das bedeutet, daß die Faserkanal-Schleifenadresse des Elements nicht durch Schalter oder durch irgendeine andere Form, die ein Betreibereingreifen erfordert, gesetzt ist. Wenn ein Element gemäß der Erfindung an einer Faserkanal-Entscheidungs-schleife zum ersten Mal angebracht wird, wird die Schleifenadressenzuweisung automatisch durch einen Standard-Faserkanal-Schleifeninitialisierungs-Prozeß bestimmt. Dann wird die resultierende Schleifenadresse in einem nicht-flüchtigen Speicher gesichert. Bei dem vorliegenden Patentedokument wird eine Schleifenadresse, die während der Autokonfiguration automatisch bestimmt wird, aber dann fest bleibt, eine "feste" oder "Firmware-" ("firm adress") Adresse genannt. Nach der Anfangskonfiguration wird das Element effektiv hardwareadressiert und das Element verhält sich dann wie ein hardwarekonfiguriertes Element während einer zukünftigen Schleifeninitialisierung.

Da die feste Adresse während eines Standard-Faserkanal-Schleifeninitialisierungs-Prozesses ausgewählt wurde, sollten keine Adressenkonflikte existieren. Jedoch können feste Adressen vorzugsweise durch eine Betreibersteuerung oder durch einen Systembefehl gelöscht werden. Eine Firmware-Adressierung liefert die Vorteile von festen Adressen wie bei der Hardwareadressierung, aber reduziert im wesentlichen das Risiko von Hardwareadressen-Konflikten, während dasselbe kompatibel mit den ANSI-Standards für einen Faserkanal bleibt.

Bevorzugte Ausführungsbeispiele der vorliegenden Erfindung sind nachfolgend unter Bezugnahme auf die folgenden Zeichnungen erläutert. Es zeigen:

Fig. 1 ein Flußdiagramm eines bekannten Verfahrens zum Initialisieren einer Faserkanal-Entscheidungsschleife.

Fig. 2 ein Flußdiagramm eines Verfahrens zum Initialisieren einer Faserkanal-Entscheidungsschleife gemäß dieser Erfindung.

Fig. 1 stellt ein Flußdiagramm eines bekannten Verfahrens einer Autokonfiguration durch ein Element dar, das mit einer Faserkanal-Entscheidungsschleife verbunden ist. Elemente, die als eine Faserkanal-Entscheidungsschleife verbunden sind, sind logisch in Serie verbunden und variabel lange Datenrahmen werden nacheinander von einem Element zu dem nächsten geführt. Die Initialisierungsprozedur wird der Schleifeninitialisierungs-Prozeß (LIP; LIP = Loop Initialization Process) oder die Schleifeninitialisierungs-Grundelement-Folge (Fig. 1, 100) genannt. Nach einem Einschalten oder Rücksetzen des Systems erzeugt mindestens ein Element einen Schleifeninitialisierungs-Systemmaster-Rahmen (LISM-Rahmen; LISM = Loop Initialization System Master) (Schritt 102). Mehrere Elemente können gleichzeitig LISM-Rahmen erzeugen. Jedes Element, das einen LISM-Rahmen erzeugt, umfaßt dessen einzigartige, weltweite Identifikationsnummer als einen Teil des Rahmens. Jedes Element, das einen LISM-Rahmen empfängt, vergleicht die Identifikationsnummer in dem Rahmen mit seiner eigenen Identifikationsnummer. Falls das empfangende Element eine Identifikationsnummer hat, die niedriger als die Identifikationsnummer in dem LISM-Rahmen ist, ersetzt das Element seine eigene Identifikationsnummer in dem Rahmen und sendet dann den modifizierten LISM-Rahmen zu dem nächsten Element. Falls das empfangende Element eine Identifikationsnummer hat, die größer als die Identifikationsnummer in dem LISM-Rahmen ist, sendet das Element den unmodifizierten LISM-Rahmen zu dem nächsten Element. Schließlich werden alle LISM-Rahmen die eine niedrigste Identifikationsnummer aller Elemente, die mit der Schleife verbunden sind, enthalten. Das Element mit der niedrigsten Identifikationsnummer wird der Schleifenmaster (Schritt 104). Bei Schritt 106 erzeugt das Schleifenmasterelement einen Schleifeninitialisierungs-Gewebeanbringungs-Rahmen (LIFA-Rahmen; LIFA = Loop Initialization Fabric Attach), der verwendet wird, um zu bestimmen, ob ein Schleifenelement ebenso ein Tor zu einem Faserkanalgewebe ist.

Als nächstes initialisiert das Schleifenmasterelement eine Entscheidungsfolge, während der jedes Element eine von 127 Schleifenadressen wählt. Das Schleifenmasterelement erzeugt eine Serie von Rahmen, von denen jede eine 127-Bitnummer umfaßt, wobei jedes Bit einer Schleifenadresse entspricht. Es existieren zwei mögliche Szenarien. Die Schleife kann sich in dem Prozeß des Initialisiertwerdens zum ersten Mal nach dem Einschalten oder nach einem Systemrücksetzen befinden. Alternativ kann die Schleife initialisiert sein und in Betrieb sein, und eine oder mehrere neue Elemente werden zu der Schleife hinzugefügt. Wenn ein neues Element zu einer Schleife, die in Betrieb ist, hin-

zugefügt wird, behalten im allgemeinen alle Elemente, die bereits konfiguriert sind, ihre vorher ausgewählten Schleifenadressen. Demgemäß erzeugt in Schritt 108 das Masterelement zuerst einen Schleifeninitialisierungs-Voradressen-Rahmen (LIPA-Rahmen; LIPA = Loop Initialization Previous Address) und jedes konfigurierte Element setzt ein Bit in der Bit-Adressennummer, die der vorher ausgewählten Schleifenadresse desselben entspricht. Als nächstes (Schritt 110) erzeugt das Masterelement einen Schleifeninitialisierungs-Hardwareadressen-Rahmen (LIHA-Rahmen; LIHA = Loop Initialization Hard Address). Falls eine neues Element zu einer Schleife hinzugefügt wird, die in Betrieb ist, wird die 127-Bit-Adressennummer in dem LIHA-Rahmen Bits aufweisen, die vorher gesetzt wurden, wenn ein LIPA-Rahmen in Umlauf war. Falls die Schleife zum ersten Mal initialisiert wurde, hat der LIHA-Rahmen anfangs keine Bits gesetzt. Wenn ein Element, das eine Hardwareadresse aufweist, den LIHA-Rahmen empfängt, setzt das Element das Bit in der 127-Bit-Adressennummer entsprechend dessen Hardwareadresse. Falls das passende Bit bereits gesetzt ist, muß das Element entweder aufhören, Entscheidungen zu treffen, oder auf eine Softwareadressierung (falls möglich) umschalten. Schließlich erzeugt, in Schritt 112, das Schleifenmasterelement einen Schleifeninitialisierungs-Softwareadressen-Rahmen (LISA-Rahmen; LISA = Loop Initialization Soft Address). Für jedes Element, das den LISA-Rahmen empfängt, falls keine Adresse während eines LIPA-Rahmens oder eines LIHA-Rahmens ausgewählt wurde, wählt das Element irgendeine verfügbare Schleifenadresse, setzt das geeignete Bit in der 127-Bit-Adressennummer in dem Rahmen und sendet den Rahmen zu dem nächsten Element in der Schleife.

Fig. 2 zeigt ein Flußdiagramm, das ein Verfahren zum Initialisieren durch ein Element gemäß der Erfindung darstellt. Ein Element gemäß der Erfindung ist mit dem Standard-Initialisierungs-Prozeß kompatibel, der in Fig. 1 dargestellt ist. Die Wechselwirkung eines Elements gemäß der Erfindung mit dem Schleifeninitialisierungsprozeß für die Schritte 100 bis 108 von Fig. 1 ist nicht anders als die eines jeden anderen Faserkanal-Entscheidungsschleifen-Elements. Jedoch verhält sich ein Element gemäß der Erfindung bei den Schritten 110 und 112 von Fig. 1 anders. Schritt 200 in Fig. 2 tritt vor Schritt 110 von Fig. 1 auf. In Fig. 2 ist, falls ein Element gemäß der Erfindung sich zum ersten Mal für eine Schleifenadresse entscheidet (entweder das erste Mal, daß die Schleife initialisiert wird, oder wenn ein neues Element zu einer Schleife, die in Betrieb ist, hinzugefügt wird), keine Schleifenadresse in dem nicht-flüchtigen Speicher in dem Element anwesend und das Element wählt eine verfügbare Adresse von einem LISA-(Softwareadressen-)Rahmen aus (Schritt 202). Das Element speichert dann die neu gewählte Schleifenadresse in einem nicht-flüchtigen Speicher (Schritt 204). Wenn sich das Element für eine Schleifenadresse entscheidet, setzt das Element anschließend ein Bit entsprechend seiner gespeicherten Adresse in der 127-Bit-Adressennummer innerhalb einem LIHA-(Hardwareadressen-)Rahmen (Schritt 206).

Da eine feste Adresse während eines LISA-(Softwareadressen-)Rahmens ausgewählt ist, nach dem LIHA-(Hardwareadressen-)Rahmen, existiert ein geringes Risiko eines zukünftigen Hardwareadressen-Konflikts. Falls ein zukünftiger Hardwareadressen-Konflikt für die feste Adresse existiert, verhält sich ein Element gemäß der Erfindung wie ein Standard-Faserkanal-Element, wobei dasselbe entweder aufhört zu entscheiden oder zu einem Softwareadressenmodus zurückkehrt. Alternativ stellt Fig. 2 ferner dar, daß eine feste Adresse vorzugsweise elektronisch gelöscht werden kann, entweder durch eine Betreiberhandlung (z. B. von ei-

nem Frontbedienfeld) oder durch einen Systembefehl (Schritte 208 und 210). Zum Beispiel kann gemäß der Erfindung in einem Fall eines Hardwareadressen-Konflikts entschieden werden, daß das Element ein Softwareadressen-Element ist, wobei die feste Adresse jedoch in einem nicht-flüchtigen Speicher beibehalten wird. Falls die feste Adresse wiederholt in Konflikt gerät, kann ein Computer, der die Schleife überwacht, den Befehl geben, daß das Element die feste Adresse in einem nicht-flüchtigen Speicher löscht. Sobald dieselbe gelöscht ist, nimmt diese das nächste Mal, wenn das Element sich für eine Schleifenadresse entscheidet, als ein Softwareadressen-Element teil (Schritt 202) und speichert die neu ausgewählte Adresse in einem nicht-flüchtigen Speicher (Schritt 204).

Von der obigen Erörterung kann gesehen werden, daß die feste Adressierung die folgenden Vorteile liefert:

- (1) Liefern der Vorteile einer festen Adresse der Hardwareadressierung;
- (2) Verringern im wesentlichen des Risikos von Adressenkonflikten, die der Hardwareadressierung zugeordnet sind;
- (3) Liefern von Alternativen im Fall von Adressenkonflikten; und
- (4) Liefern einer kompletten Kompatibilität mit den ANSI-Standards für einen Faserkanal.

#### Patentansprüche

1. Verfahren zum Bestimmen einer Adresse für ein Element, das mit einer Faserkanal-Entscheidungsschleife verbunden ist, wobei das Verfahren die folgenden Schritte aufweist:  
Bestimmen (200), ob eine Adresse in einem nichtflüchtigen Speicher in dem Element gespeichert ist;  
Verwenden (206) der Adresse in dem nicht-flüchtigen Speicher als eine Hardwareadresse während einer Faserkanal-Schleifeninitialisierung, wenn bestimmt wird, daß der nicht-flüchtige Speicher eine Adresse enthält;  
und  
Ausführen der folgenden Schritte, wenn bestimmt wird, daß der nicht-flüchtige Speicher keine Adresse enthält:  
  - (a) Wählen (202) einer Adresse von einem Schleifeninitialisierungs-Softwareadressen-Rahmen; und
  - (b) Speichern (204) der ausgewählten Adresse in dem nicht-flüchtigen Speicher in dem Element.
2. Verfahren gemäß Anspruch 1, das ferner den folgenden Schritt aufweist: Entscheiden, daß das Element ein softwareadressiertes Element ist, wenn ein Hardwareadressenkonflikt erfaßt wird.
3. Verfahren gemäß Anspruch 1, das ferner die folgenden Schritte aufweist:  
Erfassen (208) eines Löschbefehls durch das Element;  
und  
Löschen (210) eines Adressenbereichs in dem nicht-flüchtigen Speicher.

---

Hierzu 2 Seite(n) Zeichnungen

---

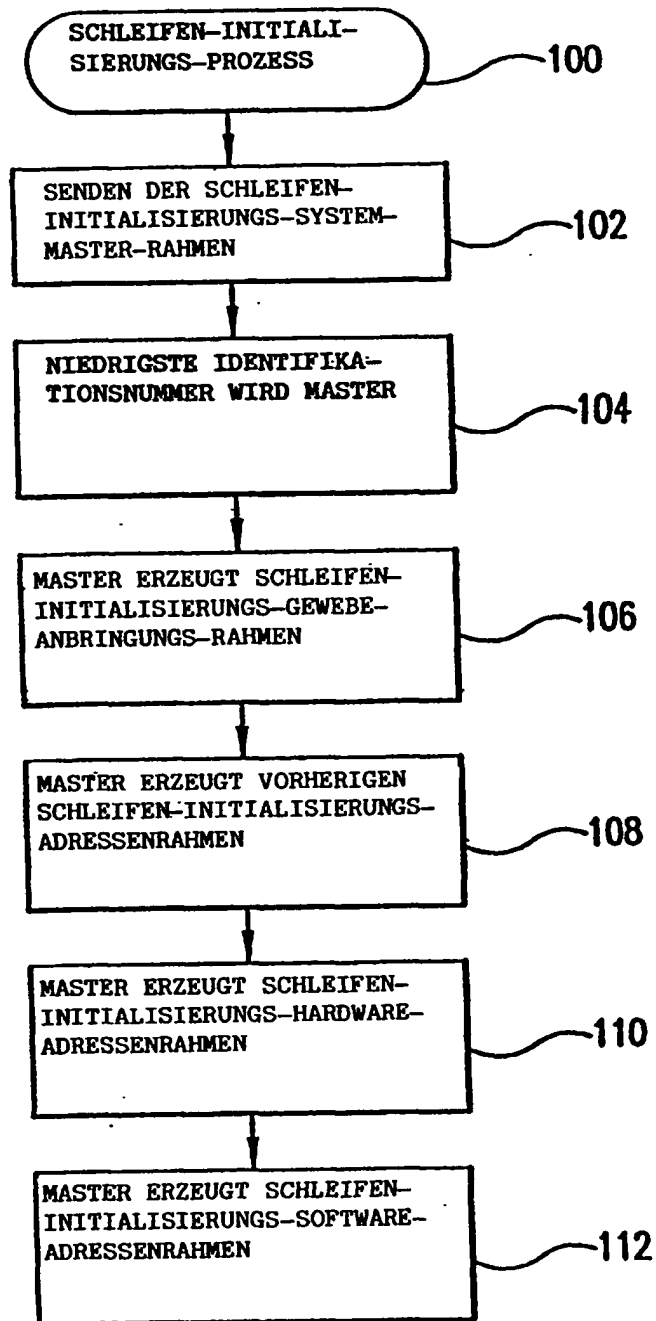


FIG.1

STAND DER TECHNIK

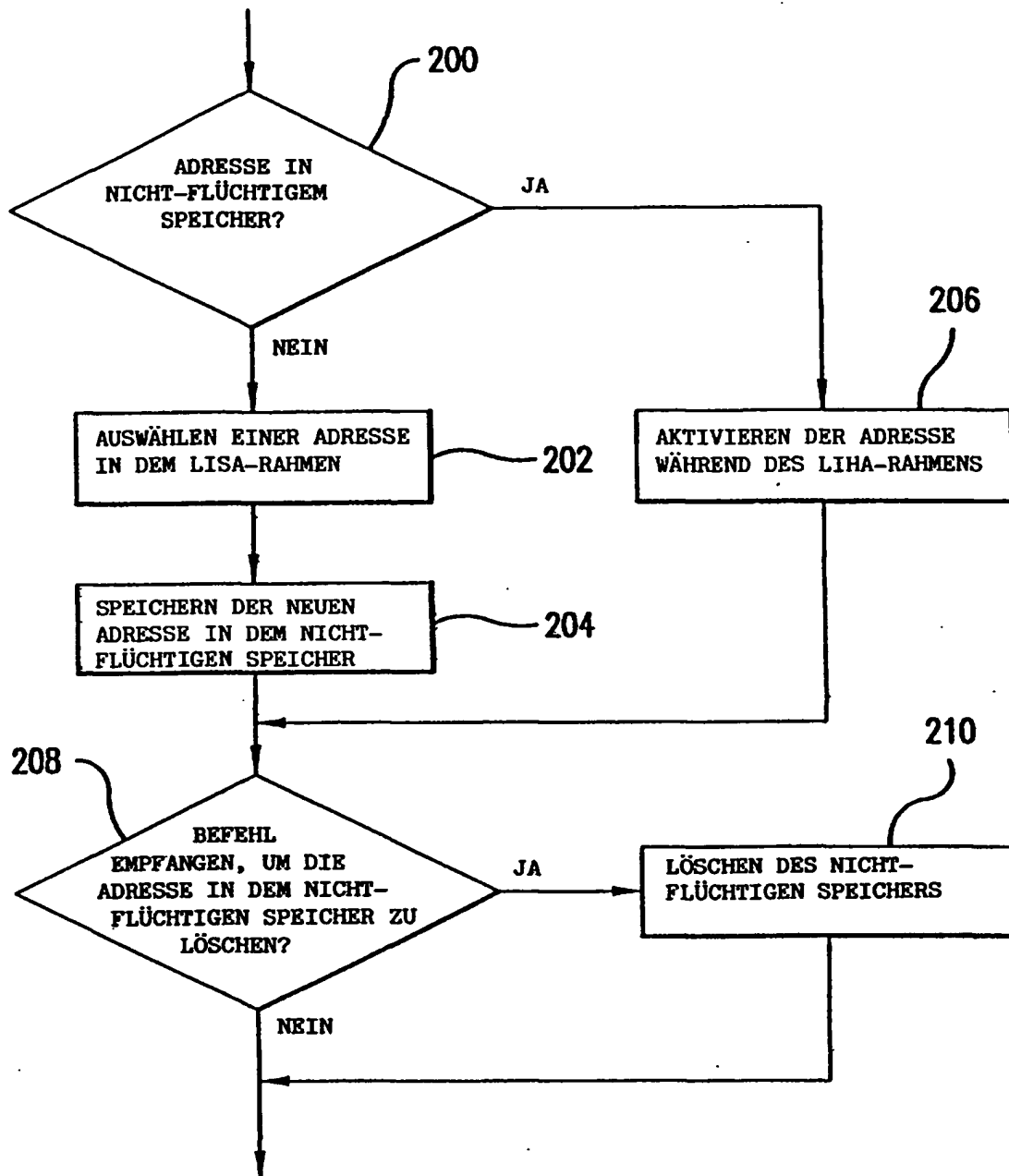


FIG.2

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**